

# Introducción

*En el presente apartado se mostrará cómo los armónicos de baja frecuencia inyectados en la red de distribución por las cargas electrónicas deterioran la calidad de la energía eléctrica, cómo los comités internacionales han actuado mediante la elaboración de Normativas y cómo los diseñadores han abordado estas limitaciones en sus diseños. Esto permitirá acotar las soluciones a estudiar en este trabajo.*

## 1.1 Introducción.

Si sustituimos la red de distribución de energía eléctrica por un modelo formado por una fuente de tensión “ideal” con una determinada impedancia de salida, será fácil comprobar cómo la naturaleza de la carga a ella conectada influye en la calidad de la tensión suministrada por la misma. Así, si esta fuente se conecta a una carga lineal formada por resistencias, bobinas y condensadores, la tensión a la salida de la misma será también senoidal. Por otra parte, si la carga conectada no es lineal, la tensión de salida presentará distorsiones que dependerán de la naturaleza de ésta. Este ejemplo, aunque simple, sirve para demostrar cómo las cargas no lineales pueden provocar la aparición de armónicos de baja frecuencia en la red.

Las cargas que tradicionalmente han sido conectadas a la red eran lineales (alumbrado incandescente, motores, hornos resistivos, etc.), por lo que la tensión de red y la corriente de ella demandada presentaban un contenido armónico de baja frecuencia muy reducido. Sin embargo, durante las últimas décadas, esta situación ha cambiado. De todos es conocida la proliferación de equipos electrónicos en la industria (variadores de frecuencia, hornos de inducción, cargadores de baterías, etc.), en las oficinas (ordenadores, faxes, fotocopiadoras, etc.) y en las viviendas (ordenadores, televisores, balastos electrónicos, etc.). Estas cargas son “no lineales” y por tanto introducirán armónicos de baja frecuencia en la red de distribución.

Este comportamiento “no lineal” está causado principalmente por el convertidor CA/CC que la mayor parte de estas cargas precisan. Tradicionalmente, esta etapa ha sido realizada utilizando un puente de diodos y un condensador de filtrado. Es bien conocido que la demanda de

corriente eléctrica de la red de distribución de alterna que esta estructura ocasiona dista mucho de ser senoidal. En realidad, está formada por fuertes picos de corriente de corta duración. Estos picos de corriente circularán por la impedancia asociada a la red, originando unas caídas de tensión que mermarán la calidad de la red. Sin embargo, este no es el único problema que estas cargas ocasionan. Han sido detectados otros muchos problemas, entre los que pueden destacarse los asociados a la circulación por el neutro de las distribuciones trifásicas de los armónicos 3º, 9º y 15º, que lejos de cancelarse, se suman en dicho terminal [1.1]. Otros efectos indeseados son sobrecalentamientos en transformadores y generadores así como el aumento del ruido de audiofrecuencia. Por otra parte, la distorsión producida en la red puede ocasionar oscilaciones mecánicas en motores y generadores disminuyendo el tiempo de vida de los mismos. Resulta evidente que la proliferación de estas cargas haya alarmado a los organismos electrotécnicos internacionales, si bien el interés por los problemas producidos en baja frecuencia es más reciente que el interés por los producidos en radiofrecuencias. Estos últimos empezaron a ser regulados al principio de los años treinta a través del “Comité International Spécial des Perturbations Radioélectriques” (CISPR), mientras que el interés por los primeros surge en los ochenta a través de la “International Electrotechnical Commission” (IEC), (que redactó las tres partes de la norma IEC 555, cuya segunda parte está dedicada a limitar los armónicos de baja frecuencia) y del “Institute of Electrical and Electronics Engineers” (IEEE), que redactó la norma IEEE 519-1981.

Continuamente se está hablando de armónicos de alta y baja frecuencia, por lo que será aconsejable puntualizar que se entiende por alta y baja frecuencia. La máxima frecuencia a la que se refieren las normas de baja frecuencia es 40 veces superior a la frecuencia de red (2 kHz) mientras que la frecuencia más baja a la que se refieren las normas sobre armónicos de alta frecuencia es de 10 kHz. Este trabajo estará exclusivamente dedicado a la reducción de los armónicos de baja frecuencia, aunque no deberá olvidarse que existe un límite que también debe ser cumplido respecto a los armónicos de alta frecuencia.

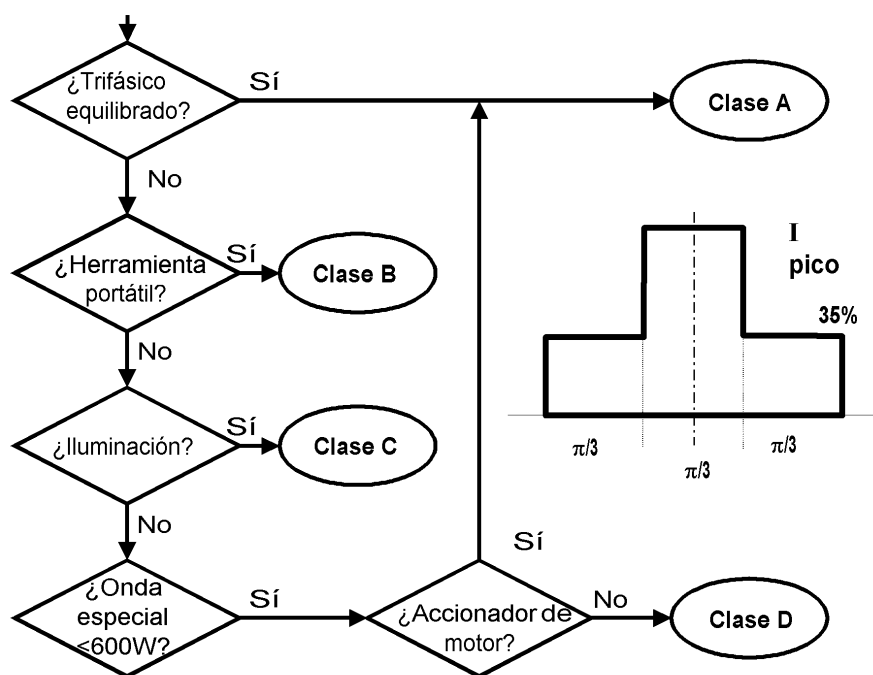
Hasta el momento, se ha hablado de “contenido armónico de baja frecuencia” y no de “factor de potencia”. De hecho, el “factor de potencia” (excepto en Clase C como se verá mas adelante) no es cuantificado por las normas. En estas se hace especial hincapié en el valor máximo de corriente a cada frecuencia sin tener en cuenta los parámetros anteriormente citados. Sin embargo, y quizás por mantener un pequeño nexo de unión con técnicas relacionadas con la electrotecnia, tanto en la bibliografía española como en la anglosajona aparece la denominación “corrección del factor de potencia” aunque como ya se ha indicado no sea este el principal objetivo del diseño.

## **1.2 La Norma IEC-1000-3-2.**

La Norma IEC-1000-3-2 es, en la actualidad, la norma tomada como referencia. El Comité Europeo de Normalización Electrotécnica (CENELEC) la ha convertido en una norma de obligatorio cumplimiento en Europa (Norma EN 61000-3-2), siendo una norma recomendada en Japón, donde los valores máximos admisibles para cada uno de los armónicos deben modificarse multiplicándose por el cociente entre los valores de la tensión de red en Europa y en Japón (aproximadamente 2,3).

La Norma IEC 1000-3-2 es aplicable a equipos con corrientes demandadas por fase menores o iguales a 16 amperios eficaces (aproximadamente 3500 W en monofásica y 10kW en trifásica).

Esta Norma que entró en vigor el 1 de Enero de 2001 será de cumplimiento obligatorio a partir del 1 de Enero de 2004. Sin embargo, desde que fue aprobada en diciembre de 1991 ha sufrido diferentes modificaciones, la última en octubre de 2000. Conocer las modificaciones que la norma ha sufrido ayudará a comprender cómo soluciones en un principio muy interesantes han perdido importancia en los últimos años.



**Fig. 1-1. Clasificación de los equipos electrónicos según la norma IEC-1000-3-2. Primera Edición.**

### 1.2.1 Primera edición de la Norma (IEC-1000-3-2).

En su primera edición, la Norma clasifica las cargas electrónicas en cuatro categorías (A, B, C y D Fig. 1-1). La Clase B es la más permisiva, ya que está dedicada a herramientas portátiles. Por otra parte, la Clase C, a la que pertenecen los equipos de iluminación, es la más restrictiva. Todos los equipos con consumos equilibrados alimentados desde la red trifásica y todos los accionadores de motores eléctricos (siempre que sus corrientes sean inferiores a 16 amperios) pertenecen a la Clase A. También pertenecen a la Clase A el resto de los equipos no nombrados hasta ahora cuya forma de onda de corriente demanda no quede incluida en más de un 95% del semiperiodo en la máscara que aparece en la Fig. 1-1, en cuyo caso el equipo pertenece a la Clase D. En la Tabla 1 puede verse el contenido armónico máximo para cada una de las Clases.

Las cargas pertenecientes a la Clase C o Clase B están unívocamente encasilladas, sin embargo, muchos equipos de uso habitual pueden ser incluidos en Clase A o en Clase D, dependiendo sólo de la forma de onda de la corriente que demandan. Si se observa la tabla 1-1, puede comprobarse que los límites de la Clase A son límites absolutos, mientras que los de la Clase D son relativos. Esta situación hace que los equipos de baja potencia (75-200 vatios) que pertenezcan a la Clase A, cumplan los requisitos mínimos con mucha facilidad. Muchas de las primeras soluciones modificaban la corriente de entrada para salirse de la máscara más de un 5% y así cumplir en Clase A [1.2][1.3][1.4].

### 1.2.2 Modificaciones a la Norma (IEC-61000-3-2).

La situación actual de la Norma, es en esencia, similar a la presentada en el apartado anterior. Sin embargo, aparecen algunas diferencias que fueron introducidas en octubre de 2000. La modificación más importante es la **desaparición de la máscara** para determinar si un equipo pertenece a la Clase D. En lo sucesivo, los equipos que pertenezcan a este grupo no serán clasificados por su forma de corriente, sino por su aplicación.

CLASE	A	B	C	D
Orden del Armónico, n	Amperios	Amperios	% de la corriente de entrada fundamental	mA/W
<b>IMPARES</b>				
3	2,3	3,45	30xFactor de Pot.	3,4
5	1,14	1,71	10	1,9
7	0,77	1,155	7	1,0
9	0,40	0,60	5	0,5
11	0,33	0,495	3	0,35
13	0,21	0,315	3	0,296
$15 \leq n \leq 39$	$2,25/n$	$3,375/n$	3	$3.85/n$
<b>PARES</b>				
2	1,08	1.62	2	-
4	0,43	0,645	-	-
6	0,30	0,45	-	-
$8 \leq n \leq 40$	$1,84/n$	$2,76/n$	-	-

**Tabla 1-1. Límites en el contenido armónico según la Norma IEC-1000-3-2.**

La clasificación de los equipos será la mostrada en la tabla 1-2.

Como puede verse, la Norma queda abierta a nuevas modificaciones, que afectarán a los equipos de uso masivo o intensivo, tal y como aparece indicado en la nota incluida en la Clase D.

Esta modificación “anula” las soluciones que deformaban la señal de entrada para que fueran clasificadas en Clase A [1.2][1.3][1.4], la clasificación sólo dependerá de la naturaleza de la carga y no de su forma de corriente.

### 1.3 Circuitos para corregir el factor de potencia.

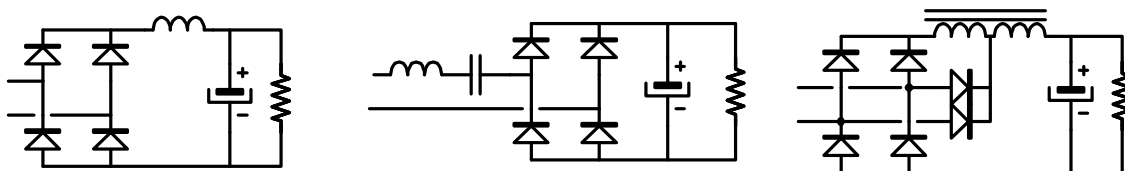
Un estudio detallado de todas las soluciones propuestas para reducir la generación de armónicos de corriente de baja frecuencia sería demasiado extenso para el alcance de este trabajo. Sin embargo, este apartado es imprescindible para valorar el alcance de los resultados obtenidos. Por tanto, se intentará mostrar de forma sencilla cómo se han clasificado las diferentes soluciones y como se ha ido evolucionando hasta encontrarnos en el punto a tratar en este trabajo.

Esbozar una trayectoria “imaginaria” de las soluciones que aparecen en la bibliografía consultada, permitirá resaltar como la aparición de la Norma IEC-1000-3-2 modifica las tendencias en el diseño de los convertidores con limitación de armónicos.

Como ya ha sido comentado, con la aparición de las cargas electrónicas se inicia un cambio en la demanda de corriente de las instalaciones. La conexión y desconexión de baterías de condensadores que había logrado controlar dentro de unos márgenes aceptables el factor de potencia, no puede solucionar el problema introducido por las cargas electrónicas. Así, aparecerán las primeras soluciones que posiblemente estén orientadas a corregir el factor de potencia de la instalación. Pronto se llegaría a la conclusión de que los tamaños de las bobinas necesarios para corregir el factor de potencia de la instalación serán intratables, por lo que debería actuarse sobre el equipo responsable del problema. Son las primeras “*soluciones pasivas*” (sólo utilizan componentes pasivos y diodos de baja frecuencia[1.5][1.6][1.7]). Estas persiguen obtener el mayor factor de potencia posible. Buscan la corriente de entrada muy similar a una senoidal, por lo que han sido denominadas “*soluciones pasivas de corriente senoidal*”.

<b>CLASE A</b>	<ul style="list-style-type: none"> <li>• Equipos trifásicos equilibrados</li> <li>• Electrodomésticos excluyendo los incluidos en la clase D</li> <li>• Herramientas excluyendo las portátiles</li> <li>• Reguladores de lámparas incandescentes</li> <li>• Equipos de audio</li> </ul> <p>Los equipos no incluidos en ninguna de las tres clases siguientes serán considerados de Clase A.</p>
<b>CLASE B</b>	<ul style="list-style-type: none"> <li>• Herramientas portátiles</li> <li>• Equipos de soldadura por arco (si no son equipos profesionales)</li> </ul>
<b>CLASE C</b>	<ul style="list-style-type: none"> <li>• Equipos de iluminación excepto reguladores de lámparas incandescentes.</li> </ul>
<b>CLASE D</b>	<p>Los equipos considerados deberán tener una potencia inferior a 600 W</p> <ul style="list-style-type: none"> <li>• Ordenadores personales y sus monitores</li> <li>• Receptores de televisión</li> </ul> <p>Nota: Podrán ser reclasificados equipos de la Clase A, en función de su número, duración en uso, simultaneidad, consumo general y espectro de corriente considerando la fase. Los límites de la Clase D están reservados para equipos que en virtud a los parámetros anteriormente mencionados, afecten a los sistemas de suministro de energía eléctrica.</p>

**Tabla 1-2. Clasificación de los equipos electrónicos según la Norma IEC-61000-3-2. Modificación de Octubre de 2000.**



**Fig. 1-2. Soluciones pasivas de corriente senoidal.**

Las soluciones pasivas de corriente senoidal, presentan más inconvenientes que ventajas (ver tabla 1-3). Gran parte de estos problemas podrán solucionarse mediante la utilización de interruptores controlados, dando paso a la aparición de las “soluciones activas”. Este tipo de soluciones pretende resolver los inconvenientes que presentaban las soluciones pasivas anteriormente mencionadas. Son diseñados para obtener formas de corriente senoidales o cuasi-senoidales, dando lugar a las “soluciones activas de corriente senoidal”.

El número de soluciones activas que aparece en la bibliografía, supera con creces a las soluciones pasivas, presentando además diferentes formas de abordar el problema que han llevado a diseños muy diferentes.

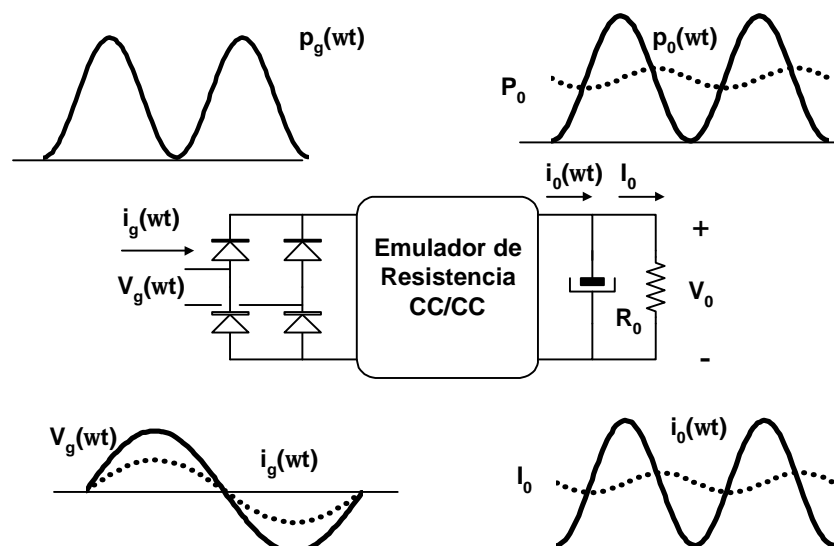
Este tipo de soluciones permiten obtener los mejores resultados en lo que se refiere a calidad de corriente demandada, aunque son más costosas y menos robustas que las pasivas. El principio básico de este tipo de soluciones se fundamenta en el concepto de “Emulador de Resistencia” (ER) que será descrito a continuación.

SOLUCIONES PASIVAS DE CORRIENTE SENOIDAL	
VENTAJAS	INCONVENIENTES
<ol style="list-style-type: none"> <li>1. Robustez</li> <li>2. Ausencia de armónicos de alta frecuencia</li> <li>3. Económicas</li> </ol>	<ol style="list-style-type: none"> <li>1. Voluminosas</li> <li>2. Pesadas</li> <li>3. Sensibles a la frecuencia</li> <li>4. No presentan regulación de tensión</li> <li>5. Respuesta dinámica lenta</li> </ol>

**Tabla 1-3. Ventajas e inconvenientes de las soluciones pasivas de corriente senoidal.**

### 1.3.1 Principios básicos del emulador de resistencia.

En el convertidor CA/CC de la Fig. 1-3 se ha interpuesto un convertidor CC/CC entre la salida del puente de diodos y el condensador de filtrado. Este convertidor debe estar concebido para que sea visto por el puente de diodos como una carga resistiva. Por esta razón, algunos autores [1.9] denominan a este convertidor “Emulador de Resistencia” (ER), denominación que será adoptada en este trabajo.



**Fig. 1-3. Concepto de emulador de resistencia (ER)**

Para los desarrollos que a continuación se expondrán se han realizado las siguientes consideraciones:

- Los componentes del convertidor son ideales y por tanto no tienen pérdidas.
- La frecuencia de conmutación es muy superior a la de red.
- Los elementos magnéticos han sido diseñados para la frecuencia de conmutación y por tanto la energía almacenada por estos sólo es representativa a estas frecuencias.
- La tensión a la salida durante un periodo de conmutación puede considerarse constante.

De acuerdo con lo anteriormente expuesto puede aplicarse la hipótesis de “cuasiestatismo” a la hora de analizar el emulador de resistencia. Puede demostrarse, que la resistencia que ve el

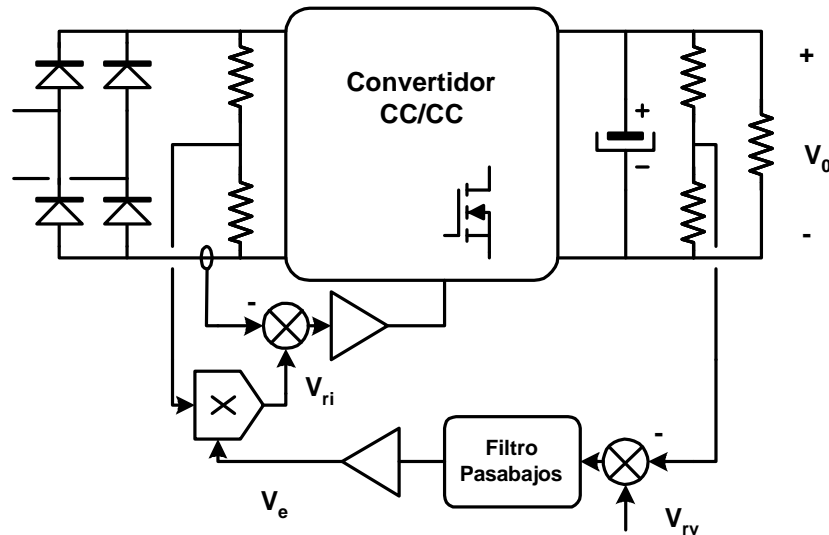
emulador de resistencia es la dada por la ecuación (1.1), donde  $R_0$  es la resistencia de carga o el cociente entre  $V_0$  e  $I_0$  si se hubiera conectado otro convertidor en cascada en lugar de la carga. Esta ecuación representa una conclusión muy importante: el emulador de resistencia ve a su salida una resistencia de carga que es distinta a la resistencia  $R_0$ . Ambas están relacionadas por la expresión mostrada en (1.1), de tal forma que el ER ve valores muy variables de resistencia, comprendidos entre un mínimo de  $R_0/2$  y un máximo de infinito.

$$r(\omega \cdot t) = \frac{R_0}{2 \cdot \sin^2(\omega \cdot t)} \quad (1.1)$$

De otra parte, considerando la relación de transformación del ER,  $m(\omega t)$ , definida como el cociente entre la tensión constante de salida  $V_0$  y la tensión variable de entrada  $V_g(\omega t)$ , se cumple:

$$m(\omega t) = \frac{V_0}{|V_g \cdot \sin(\omega t)|} \quad (1.2)$$

De la observación de la ecuación (1.2) se deduce que la relación de transformación de un ER varía en cada instante, presentado un valor mínimo dado por el cociente entre la tensión de salida ( $V_0$ ) y el valor absoluto de la tensión de pico ( $V_g$ ).



**Fig. 1-4. Control con multiplicador.**

Las ecuaciones (1.1) y (1.2) acotan perfectamente el funcionamiento de un ER dentro del conjunto de los convertidores CC/CC. Para trabajar como ER no serán válidos todos los convertidores. Sólo aquellos que puedan satisfacer simultáneamente las ecuaciones (1.1) y (1.2) serán aptos para ser usados como ER ideales. Por ejemplo, el convertidor Reductor no cumple esta condición, pues no satisface la ecuación (1.1). Estas ecuaciones sirven además para determinar parámetros internos del ER [1.10] como por ejemplo asegurar el modo de conducción discontinuo (MCD).

### 1.3.1.1 Sistemas de control en los emuladores de resistencia.

Los requisitos que deberá cumplir un emulador de resistencia están bien definidos: deberá mantener una tensión de salida constante y definida, conservando una corriente de entrada al puente de diodos, senoidal (o casi senoidal).

Las exigencias del diseño (es necesario mantener dos parámetros) sugieren la utilización de dos lazos de control. Uno de estos lazos obligará a la tensión de salida a mantener el valor constante deseado y el otro deberá mantener la corriente de entrada al convertidor como una senoide rectificada. Sin embargo, esta no es la única forma de realizar un emulador de resistencia,

existen ciertas topologías de potencia que operando en determinados modos (MCD o límite entre MCD y modo de conducción continuo(MCC)) permiten obtener una corriente de entrada con la misma forma (o similar) a la tensión de entrada. Así, si la tensión de entrada es una senoide rectificada, también lo será la corriente de entrada.

Resumiendo, existen dos formas de conseguir una corriente de entrada senoidal:

- Control con lazo de corriente y lazo de tensión, también llamado “control con multiplicador”
- Control con lazo de tensión y modo de funcionamiento del convertidor especial, también llamado “control como seguidor de tensión”.

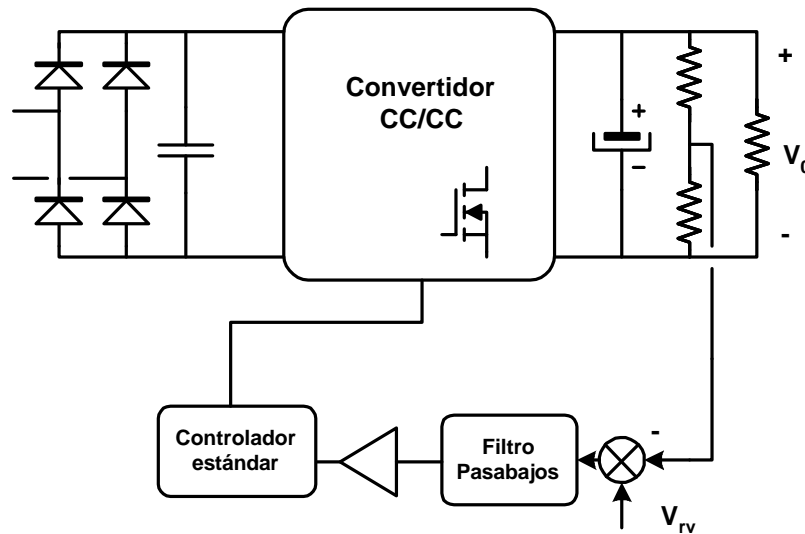


Fig. 1-5. Control como seguidor de tensión.

#### 1.3.1.1.1 Control con multiplicador.

El esquema de este tipo de control puede verse en la Fig. 1-4. Como puede apreciarse, existen dos lazos de control anidados y un multiplicador. La tensión de salida vendrá fijada por la referencia  $V_{rv}$ , mientras que la forma onda vendrá impuesta por otro lazo de corriente interno cuya señal de referencia será el resultado de multiplicar una señal de referencia (que impondrá la forma de senoide rectificada) por el nivel  $V_e$  impuesto por el lazo de corriente.

Con objeto de no distorsionar la forma de corriente de entrada, la respuesta del lazo que controla la tensión deberá ser lenta (del orden de 20Hz). Por tanto, si se precisa de un sistema de respuesta rápida deberá añadirse un convertidor CC/CC en cascada.

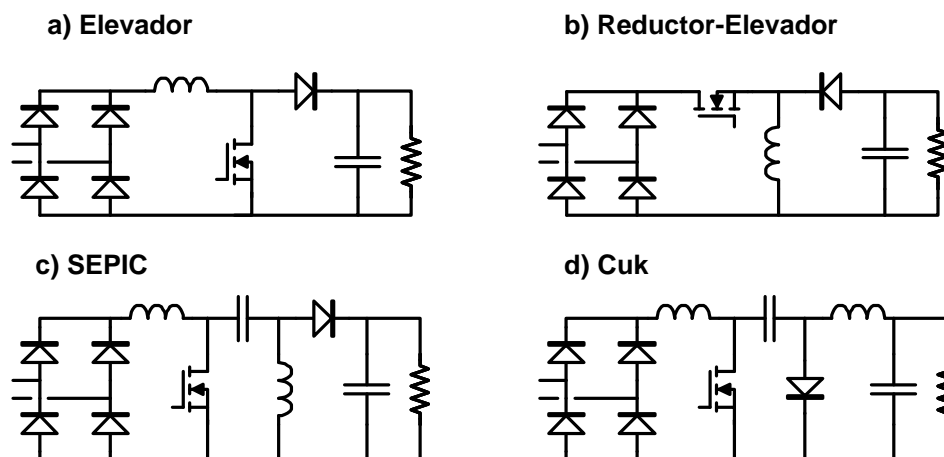
Para implementar el lazo de corriente pueden seguirse diferentes estrategias, siendo la más utilizada la basada en el método llamado “control modo corriente promediada” [1.11].

#### 1.3.1.1.2 Control como seguidor de tensión.

Algunas topologías de convertidores CC/CC presentan una interesante propiedad: cuando trabajan en MCD en unos casos, o en la frontera entre el MCD y el MCC, el valor medio de la corriente en su entrada es proporcional a la tensión de entrada, siempre que se mantenga constante el tiempo de conducción del transistor [1.9][1.12][1.13][1.14][1.15]. Ejemplos típicos de este tipo de convertidores son los convertidores Reductor-Elevador, de Retroceso (Flyback), SEPIC y Cuk en MCD y el convertidor Elevador en la frontera entre ambos modos (obligando a modificar la frecuencia de conmutación). Este último convertidor demanda una corriente de entrada “casi proporcional a la tensión” cuando trabaja en MCD a frecuencia constante.



Esta propiedad determina que estas topologías sean “emuladores de resistencia naturales”. Por tanto, si la tensión de entrada varía siguiendo una senoide rectificada, la corriente media en la entrada, seguirá también una evolución de senoide rectificada.



**Fig. 1-6. Topologías con un único transistor (sin aislamiento)**

A la vista de todo lo anterior, resulta evidente que realizar un emulador de resistencia con este tipo de topologías es muy sencillo. La Fig. 1-5 muestra el esquema final, donde se observa la existencia de un único lazo de tensión para fijar la tensión de salida. Al igual que en el control por multiplicador, es necesario utilizar un control lento para no distorsionar la forma de corriente de entrada.

Si se compara esta solución con la del multiplicador podrá comprobarse la existencia de ciertas ventajas e inconvenientes. Entre las primeras pueden citarse: la sencillez, la economía del circuito de mando y la posibilidad de trabajar a diferentes frecuencias de red (400Hz en aviónica) sin ningún problema.

Por otra parte, las desventajas derivan del hecho de trabajar en un modo especial (MCD o en la frontera entre modos): alto valor de picos de corriente, altas pérdidas en la salida de conducción del transistor y en la entrada en conducción del diodo (aunque bajas pérdidas en las situaciones contrarias). Además, en el caso del convertidor Elevador trabajando en la frontera entre modos, la variación de la frecuencia de conmutación es otro inconveniente.

### 1.3.1.2 Topologías de potencia.

Pueden emplearse como ER ideales aquellos convertidores que son capaces de trabajar cumpliendo las ecuaciones (1.1) y (1.2). Por ejemplo, convertidores tan populares como el reductor o el convertidor Directo (Forward) no son aptos para trabajar como ER ideales, ya que no cumplen la ecuación (1.2) que exige una relación de transformación no acotada. En efecto, la relación de transformación que debe tener un ER tiene que crecer indefinidamente en las proximidades de los pasos por cero de la tensión. Esto implica que el convertidor a utilizar debe poseer una relación de transformación que pueda crecer indefinidamente al hacerlo el parámetro de control (que habitualmente es el ciclo de trabajo). Esto no ocurre en los convertidores de la familia del convertidor Reductor.

En el presente trabajo se ha realizado una primera clasificación de las topologías según el número de transistores. Dentro de cada grupo pueden realizarse subdivisiones en función de si existe aislamiento galvánico, si se utiliza conmutación suave, etc.

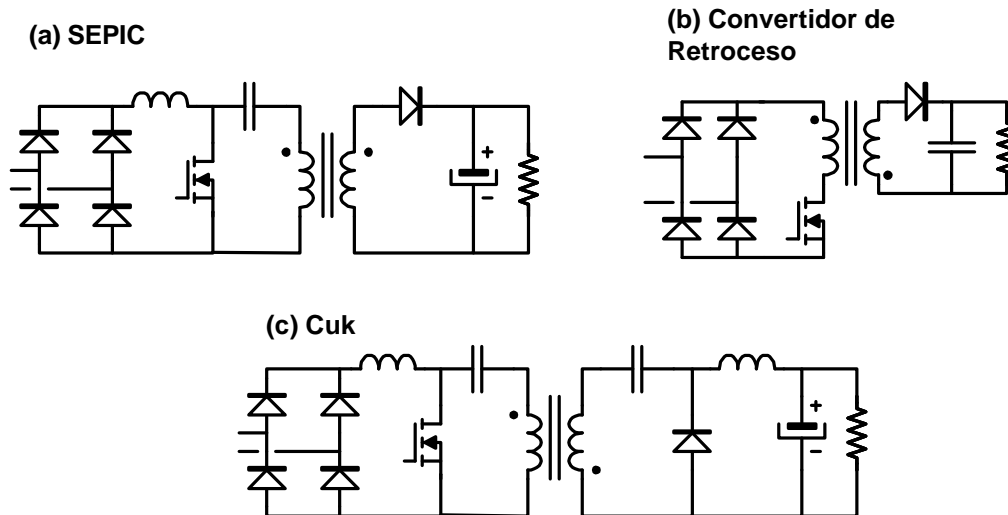


Fig. 1-7. Topologías con un único transistor y aislamiento galvánico.

#### 1.3.1.2.1 Topologías básicas de ER con un único transistor.

Las topologías más utilizadas son el elevador y el elevador-reductor. Sin embargo, también pueden ser muy útiles topologías con dos bobinas tales como el SEPIC y el Cuk, que además pueden funcionar como seguidores de tensión [1.12][1.13]. Exceptuando el elevador, todas estas topologías tienen una versión con aislamiento galvánico y un solo transistor. La versión del elevador con aislamiento necesita dos transistores (Fig. 1-6 y 1-7).

#### 1.3.1.2.2 Topologías con varios transistores.

Dentro de esta clasificación se encuentran dos tipos diferentes de convertidores: los formados por topologías inversoras alimentadas en corriente (cuyo comportamiento equivale al de un convertidor elevador con aislamiento) y convertidores que pueden funcionar bien como elevadores bien como reductores en función de la tensión que aparezca en la entrada.

Un buen ejemplo del segundo grupo es el mostrado en la Fig. 1-8. Cuando la tensión de entrada sea inferior a la deseada a la salida, el convertidor trabajará como elevador permaneciendo  $S_1$  cerrado continuamente. En el momento que la tensión de entrada supera a la de salida, podrá funcionar como reductor, permaneciendo  $S_2$  continuamente abierto. Esta topología presenta varias ventajas. De una parte, al tener un interruptor en serie permite realizar protecciones contra cortocircuito y además la tensión a la salida será menor que la que existiría utilizando un elevador. Como contrapartida, se ha complicado la topología y el control y además la corriente de entrada es pulsante cuando trabaja la sección reductora del convertidor total.

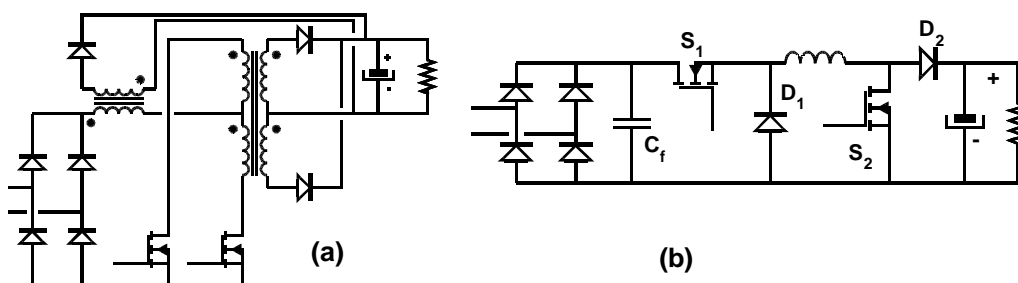
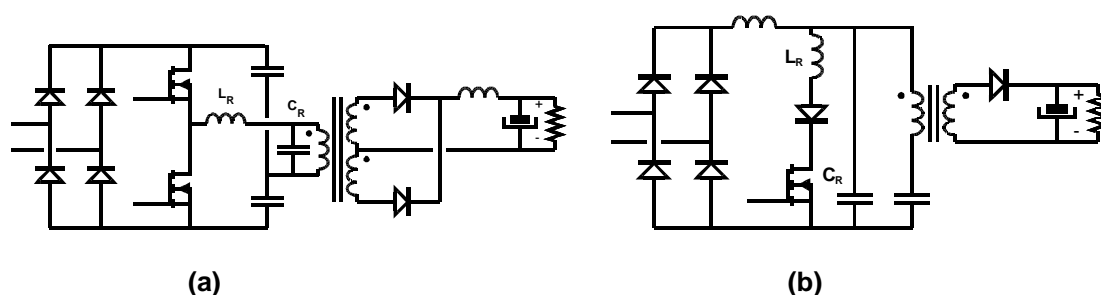


Fig. 1-8. Topologías con varios interruptores; a) Convertidor simétrico alimentado en corriente y b) conexión en cascada Reductor y Elevador

### 1.3.1.2.3 Topologías con conmutación suave.

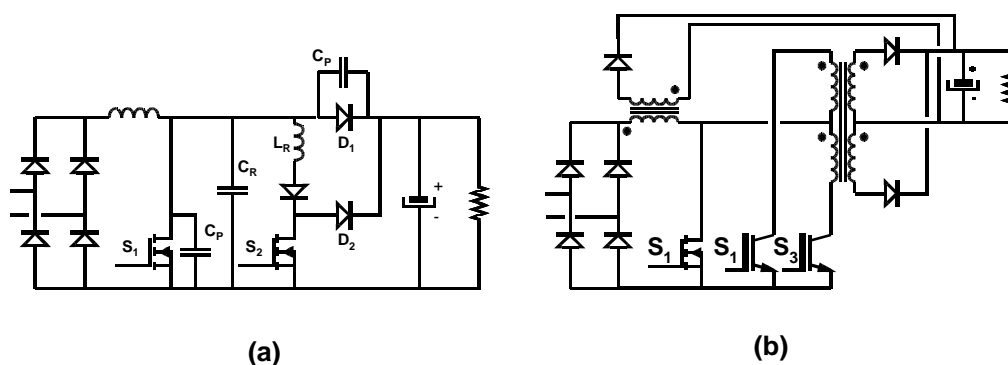
Algunas de las topologías tradicionales de inversores resonantes, adaptadas como convertidores CC/CC [1.16], también han sido utilizadas para realizar corrección del factor de potencia [1.17][1.18]. En particular, el Convertidor Resonante Cargado en Paralelo, PRC, (Fig. 1-9) presenta excelentes características para esta función, alcanzándose altos factores de potencia incluso en modo “seguidor de tensión”, es decir, sin lazo de corriente.

También los convertidores cuasirresonantes [1.18] han sido planteados como posibles emuladores de resistencia. En la referencia [1.19] se puede ver el estudio de la aplicabilidad de un convertidor “Elevador Conmutado a Corriente Cero” a la corrección del factor de potencia, mientras que en [1.20] se estudia la versión SEPIC de este tipo de convertidores para dicha aplicación, extendiéndose dicho estudio a otras versiones en [1.21]. Todos estos convertidores son apropiados para ser utilizados como “seguidores de tensión”.



**Fig. 1-9. Convertidores resonantes. (a) Convertidor resonante cargado en paralelo y (b) SEPIC cuasirresonante conmutado a corriente cero.**

De especial interés para su uso como emuladores de resistencia son los circuitos de conmutación suave no resonantes representados en la Fig. 1-10 [1.22][1.23]. El primero de ellos corresponde al convertidor PWM de transiciones a tensión cero (ZVT-PWM). Las conmutaciones del transistor y diodo principales ( $S_1$  y  $D_1$ ) se realizan a tensión cero aprovechándose las capacidades parásitas de ambos ( $C_p$ ) para formar parte del circuito resonante. Las tensiones máximas en todos los semiconductores están acotadas por la tensión de salida mientras que la corriente máxima lo está por el valor de la corriente de entrada en cada instante. La corriente media manejada por el transistor y los diodos auxiliares ( $S_2$  y  $D_2$ ) es mucho menor que la manejada por los dispositivos principales. El inconveniente de esta topología es el gobierno del transistor auxiliar  $S_2$ , que requiere la generación de un corto pulso de conducción antes de que el transistor principal  $S_1$  se ponga en conducción.

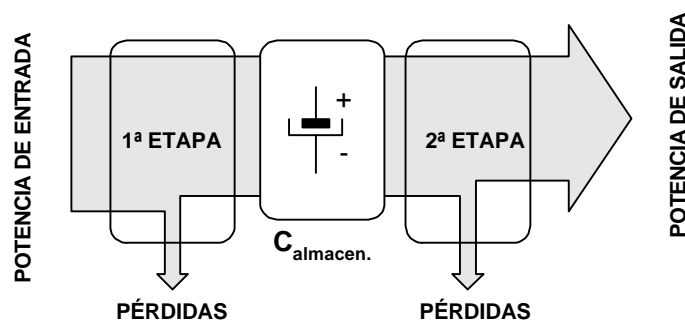


**Fig. 1-10. Convertidores de conmutación suave no resonante. (a) Convertidor Elevador con conmutación suave y (b) Convertidor simétrico alimentado en corriente con dos IGBT conmutados a tensión cero con ayuda de un MOSFET.**

El segundo de los circuitos, representa un convertidor Simétrico (Push-Pull) alimentado en corriente con un elemento adicional: el transistor  $S_1$ . La filosofía de diseño de este convertidor consiste en que dicho transistor sea muy rápido, mientras que los transistores  $S_2$  y  $S_3$  sean muy robustos y de bajas pérdidas en conducción (bipolares o IGBT). El transistor  $S_1$  se gobierna para que conduzca en las transiciones de  $S_2$  y  $S_3$ , consiguiéndose que cualquier transición en estos últimos transistores se realice a tensión cero y, por tanto, sin pérdidas.

### 1.3.1.3 El problema dinámico de los Emuladores de Resistencia.

Como ya ha sido mencionado anteriormente, los convertidores utilizados como ER deben disponer de un filtro pasabajos para evitar distorsiones de la corriente de entrada. Esta característica los hace inapropiados para aplicaciones donde se precise pequeño rizado (no podrán eliminar el rizado a frecuencia de red) o respuestas dinámicas rápidas.



**Fig. 1-11. Dos etapas en cascada.**

Por esta razón, para obtener una respuesta dinámica satisfactoria, es preciso acudir a la conexión en cascada de dos convertidores (un ER como primera etapa más un convertidor CC/CC convencional como segunda, Fig. 1-11). Sin embargo, esta estructura es demasiado cara y compleja, por lo que sólo se justifica su uso cuando la potencia manejada es suficientemente grande (más de 500 vatios). Cuando se utiliza esta estructura es habitual usar un convertidor elevador como ER y un convertidor optimizado en la segunda etapa [1.24][1.25].

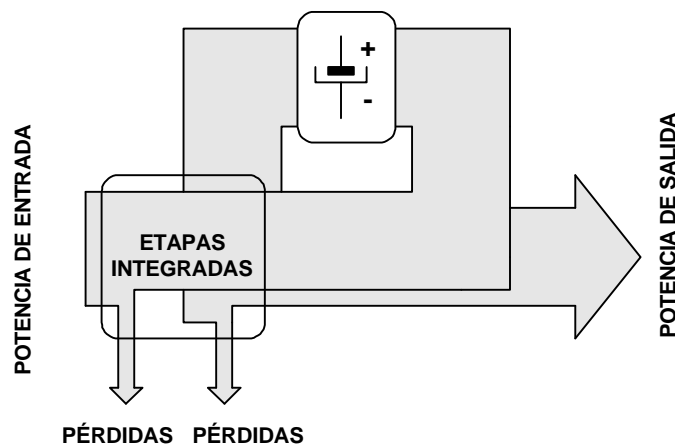
Para potencias más pequeñas (unos pocos centenares de vatios) la conexión en cascada de dos etapas significa un alto coste. Además, si la segunda etapa no es una topología de alto rendimiento, el rendimiento global se ve bastante deteriorado. Ambos problemas han generado un gran esfuerzo en desarrollo de nuevas topologías de convertidores en dos líneas distintas:

- 1) Convertidores con dos etapas integradas (para pequeñas potencias).
- 2) Convertidores con procesamiento energético menor que el doble (para grandes potencias).

#### 1.3.1.3.1 Convertidores con dos etapas integradas.

La idea básica es integrar las funciones de ER y de convertidor CC/CC (Fig. 1-12) en una única topología (con un único interruptor de potencia y con un único circuito de mando). El ER siempre se implementa partiendo de una parte de la topología que se controla como seguidor de tensión por lo que trabajará en MCD. Este convertidor carga el condensador de almacenamiento del que obtiene energía eléctrica la otra parte de la topología que trabaja como convertidor CC/CC. Su tensión de salida es la que se realimenta y la que, por tanto, acaba fijando el ciclo de trabajo. Este parámetro varía ligeramente al existir rizado de 100 Hz (120 si la red es de 60 Hz) en el

condensador de almacenamiento. Sin embargo, esta variación es mínima ya que sólo corrige el rizado en el condensador y por tanto la distorsión añadida a la corriente de entrada es aceptable.



**Fig. 1-12. Dos etapas integradas.**

Este tipo de circuitos presenta la ventaja de la simplicidad y del bajo coste. Sin embargo, por las elevadas solicitaciones eléctricas a las que se ve sometido el interruptor estos circuitos sólo serán adecuados para márgenes de potencia pequeños. Esto es debido a varios factores:

- La potencia total del convertidor es procesada dos veces (como se verá más adelante, este asunto se presta a diferentes interpretaciones)
- Al no realimentarse la tensión en el condensador de almacenamiento, la tensión sobre él fluctúa en gran medida, lo que a la larga determina grandes tensiones de pico sobre el interruptor. Por añadidura, al variar la tensión de entrada a la parte que actúa como segundo convertidor, es más difícil optimizar su diseño.
- Para disminuir las fluctuaciones de tensión en el condensador de almacenamiento, ambas etapas trabajan en discontinuo, penalizando en corriente al interruptor.

El montaje práctico en el que mejor se comprende la filosofía de los convertidores con dos etapas integradas es el descrito en [1.26], donde dos convertidores ER y CC/CC de origen deben tener su interruptor conectado al terminal de referencia para poder ser reducidos a uno único. Por lo tanto, los convertidores origen deben ser del tipo Elevador (Boost), de Retroceso (Flyback), SEPIC o Cuk. En la Fig. 1-13 (a) se muestra un ejemplo compuesto por un elevador y un convertidor de retroceso. Sin embargo, los primeros circuitos desarrollados siguiendo esta filosofía son los descritos en [1.27] y [1.28] (Fig. 1-13 (b)), este último estudiado en [1.29] para solventar su principal problema: la excesiva tensión en el condensador de almacenamiento al trabajar en condiciones de baja carga.

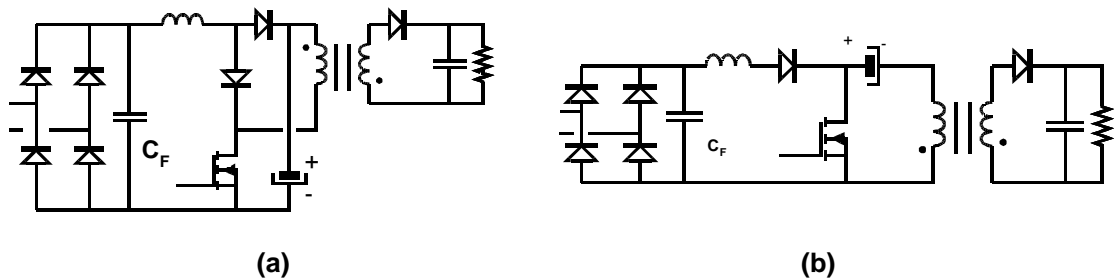
Por último, añadir que la integración de dos etapas puede también extenderse a convertidores CA/CA, tales como los utilizados en las reactancias o balastos electrónicos [1.30].

#### **1.3.1.4 Convertidores con procesamiento energético menor que el doble.**

Las soluciones basadas en dos etapas integradas son interesantes para equipos de bajo coste y potencia reducida, siendo poco aconsejables cuando el rendimiento del equipo es un parámetro importante. Con la idea de obtener buenos rendimientos se han ido desarrollando una serie de topologías, todas ellas más complejas que las anteriores, en las que el énfasis se ha puesto en conseguir que la potencia procesada sufra menos transformaciones energéticas que las sufridas con las dos etapas integradas. En esta línea se identifican al menos tres tipos de soluciones:

- Circuitos basados en “bombas de carga controladas”.
- Circuitos con “procesado paralelo”.

- Circuitos basados en “postreguladores de alto rendimiento”.

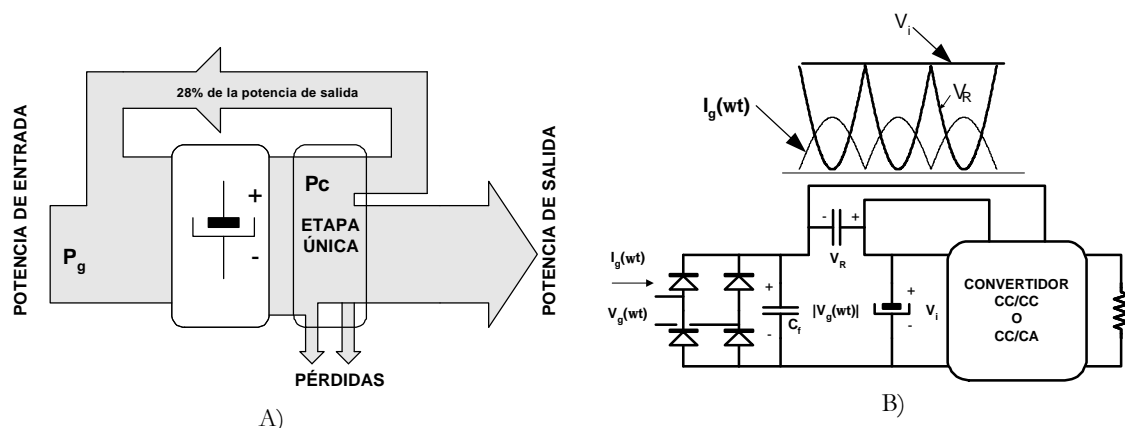


**Fig. 1-13: Etapas integradas. (a) Circuito propuesto en [1.26] y (b) circuito propuesto en [1.28]**

#### 1.3.1.4.1 Circuitos basados en bomba de carga controlada.

La primera realización física de esta idea se puede encontrar en [1.31]. El esquema básico de este tipo de circuitos se puede ver en la Fig. 1-14. El convertidor CC/CC de dicha figura se alimenta desde el condensador de almacenamiento y genera dos tensiones de salida distintas, teóricamente controladas por dos parámetros de control distintos de dicho convertidor (por ejemplo, ciclo de trabajo y frecuencia de conmutación). Una salida se controla para que su tensión sea completamente constante (esta será la salida del convertidor si este debe entregar CC a la salida), mientras que la otra salida se controla de forma que la tensión en ella sea tal que mantenga siempre en conducción a los diodos del puente rectificador de entrada y que la corriente circulante sea lo más senoidal posible.

En un caso ideal, la tensión en el condensador de almacenamiento se puede fijar al valor de pico de la tensión de entrada. En este caso, la tensión  $V_R$  en la salida “realimentada” y la corriente por la misma serán como las representadas en la Fig. 1-14, de tal forma que llamando  $P_c$  a la potencia manejada por el convertidor,  $P_g$  a la potencia entregada por el generador de entrada y suponiendo rendimiento unidad, entonces ambas magnitudes se relacionan por la expresión  $P_c = 4P_g/\pi$ . Esto quiere decir que la potencia de entrada es manejada “1,28 veces” por el convertidor.

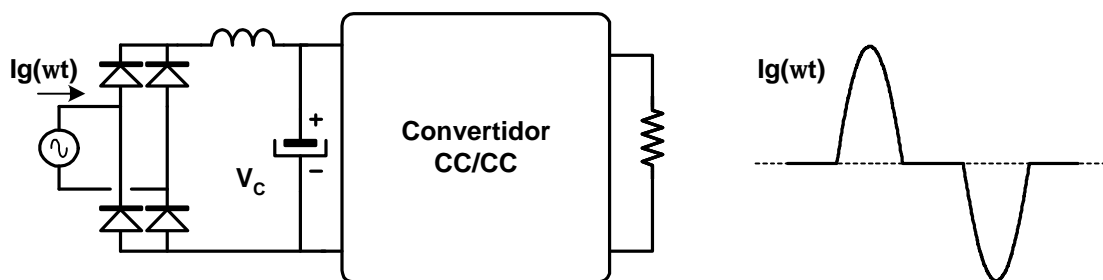


**Fig. 1-14. Circuitos basados en bomba de carga controlada. (a) Procesado de potencia y (a) Esquema general.**

Las bombas de carga se pueden también plantear sin que se efectúe control alguno sobre la “tensión realimentada”. En este caso se requiere que la salida correspondiente a dicha tensión tenga una impedancia de salida elevada, lo que se consigue diseñando de la manera adecuada el circuito resonante que determina la característica de salida. Como se verá más adelante este modo de operación será el utilizado para estudiar un grupo de reductores activos de armónicos.

Estas topologías han sido ampliamente estudiadas en circuitos de iluminación[1.32][1.33][1.34], donde se consigue una excelente calidad de forma de onda de corriente de entrada sin realizar ningún control específico para ello.

Este tipo de circuitos será incluido en el apartado dedicado a “soluciones activas de contenido armónico limitado”, ya que de la misma forma que se obtiene una corriente de entrada casi senoidal (ER) puede obtenerse solamente un trozo de la misma, procesando menor energía y aumentando el rendimiento.



**Fig. 1-15. Solución pasiva de contenido armónico limitado.**

#### **1.3.1.4.2 Circuitos con procesamiento paralelo de la energía.**

Como se introdujo en el apartado sobre funcionamiento de los emuladores de resistencia, la potencia de entrada al circuito sigue una función tipo “seno cuadrado”. Es decir, en ocasiones la potencia de entrada supera a la necesaria y en otras no llega al valor deseado. Este tipo de soluciones pretende almacenar en un condensador la “potencia sobrante” para tras procesarla utilizarla para suplir los tramos donde la energía es menor.

Este tipo de soluciones aunque presentan grandes rendimientos [1.35][1.36] tiene un problema: el sistema de control y la topología resultante son complejos y costosos. Por tanto, sólo serán justificables en sistemas de gran potencia.

#### **1.3.1.4.3 Circuitos basados en postreguladores de alto rendimiento.**

La idea básica en este caso es disponer en cascada un ER y un convertidor CC/CC que actúe como postregulador con un rendimiento muy alto (>95%). Para conseguir un rendimiento tan alto es preciso que el postregulador no maneje toda la potencia del convertidor, sino sólo una parte de ella. Esto se puede conseguir utilizando un postregulador de dos entradas [1.37][1.38], en el que se puede demostrar que si la tensión en ambas entradas es bastante próxima, entonces la mayor parte de la potencia no sufre transformación energética.

## **1.4 Circuitos para reducir la generación de armónicos de corriente de baja frecuencia.**

Con la aparición de la Norma IEC-1000-3-2 se abre una nueva línea de diseños de circuitos para la limitación de armónicos. La corriente de entrada no tiene por qué ser senoidal, siendo suficiente que su contenido armónico esté por debajo de unos límites claramente establecidos. Aparecen los sistemas denominados “Soluciones de contenido armónico limitado”.

Las buenas prestaciones de estas soluciones (permiten tensiones de salida con regulación rápida y cumplimiento de la norma) junto con su reducido coste (pueden conseguirse añadiendo muy pocos componentes más al convertidor) han hecho que sean una de las mejores opciones para

el diseño de fuentes de alimentación con corrección de armónicos. Este hecho, puede comprobarse observando el gran número de soluciones que han sido planteadas durante los últimos años.

Por otra parte y siguiendo el desarrollo del capítulo, este tipo de soluciones no ha surgido de una forma espontánea. Son la evolución de trabajos anteriores que han logrado eliminar parte de los inconvenientes que presentaban en sus diseños originales gracias a la aparición de la Normativa (IEC-1000-3-2) y sus modificaciones (IEC-61000-3-2), siendo este el principal motivo del éxito de este tipo de soluciones.

Al igual que sucedía con los emuladores de resistencia, este tipo de soluciones pueden ser pasivas o activas. A continuación se mostrarán sus características principales centrado el desarrollo en las soluciones activas.

### **1.4.1 Soluciones pasivas de contenido armónico limitado.**

Obtener una corriente de este tipo es más sencillo que obtener una señal senoidal, por lo que ideas descartadas en el pasado vuelven a ser interesantes. Las soluciones pasivas (Fig. 1-15) de contenido armónico limitado son económicas, robustas y no muy voluminosas[1.2][1.3]. Por otra parte, tras la modificación que clasifica los equipos por su utilidad y elimina la máscara (Fig. 1-1), cumplir la Norma IEC-61000-3-2 en Clase A para bajas potencias será muy sencillo, tanto para soluciones activas como pasivas.

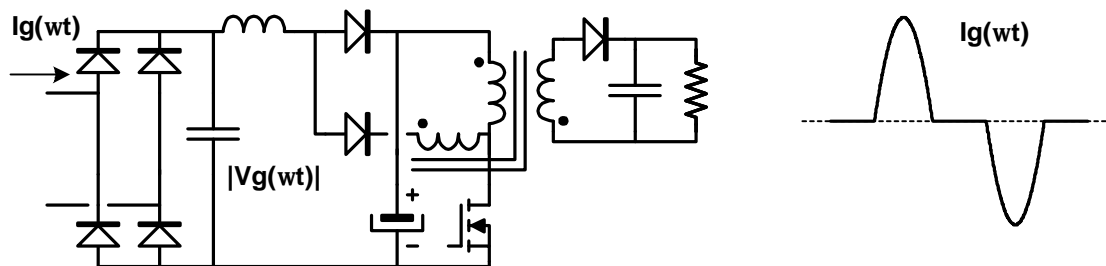
### **1.4.2 Soluciones activas de contenido armónico limitado.**

Para la deducción de este tipo de soluciones se han seguido diferentes caminos:

- Modificar convertidores con dos etapas integradas.
- Circuitos basados de “bomba de carga”
- Utilización de salidas auxiliares de alta impedancia.

#### **1.4.2.1 Modificación de etapas integradas.**

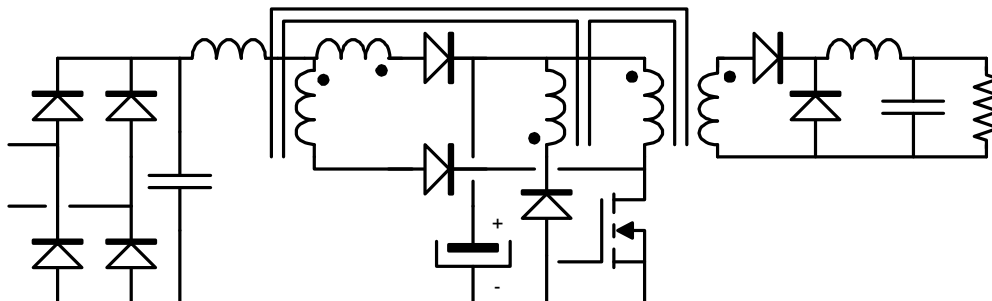
Este tipo de soluciones son las primeras en aparecer tras la modificación de la Norma. Uno de los diseños más sencillos y económicos para la fabricación de una fuente de alimentación con corrección del factor de potencia y regulación rápida de la tensión salida, es utilizar dos etapas integradas donde la etapa de entrada es un elevador en MCD y la segunda una topología con aislamiento galvánico. Esta configuración si bien es muy sencilla presenta un grave problema: la tensión en el condensador en condiciones de baja carga crece excesivamente. Para solucionar este problema [1.19] añade un devanado auxiliar a esta topología integrada, obteniéndose el circuito y la forma de corriente mostrados en la Fig. 1-16. Como puede apreciarse, los diodos del puente de entrada no conducen durante todo el periodo de red y por tanto el elevador de entrada tampoco. Esto limita la tensión máxima en el condensador.



**Fig. 1-16. Primera solución activa de contenido armónico limitado y forma de corriente característica en este tipo de soluciones.**



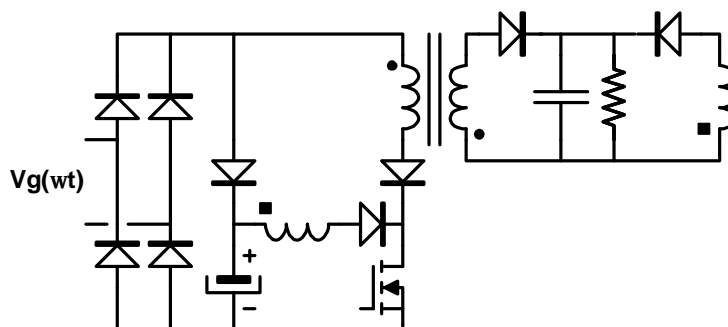
En diseños anteriores [1.40], para mantener la tensión del condensador por debajo de valores razonables, se hace trabajar a ambos convertidores en MCD, dando lugar a un fuerte estrés de corriente en los componentes. Al mantenerse la tensión en el condensador acotada en los nuevos diseños [1.39][1.41][1.42], la etapa de salida podrá trabajar en MCC disminuyendo el estrés en los semiconductores.



**Fig. 1-17. Reductor de armónicos propuesto en [1.41]**

Las soluciones anteriormente expuestas, son planteadas por los autores como soluciones independientes, donde un determinado circuito es analizado sin generalizar ningún tipo de resultado. Es en [1.43] donde se reúnen todas estas soluciones bajo un mismo criterio de diseño “Realimentación Negativa de la Tensión en el Condensador”. Utilizando este planteamiento el autor deduce una serie de topologías donde se encuentran (entre otras) las mencionadas anteriormente.

Los convertidores de este tipo de soluciones no tienen por que trabajar siempre en cascada. La topología presentada en la referencia [1.48] (Fig. 1-18. Solución propuesta en [1.48]), está formada por dos convertidores de retroceso que trabajan en paralelo compartiendo un mismo interruptor. El convertidor que es alimenta del condensador de almacenamiento trabajará en MCC y el que se alimenta de la salida del rectificador en MCD. Esta topología presenta ciertas ventajas: el valor de la tensión en el condensador de almacenamiento siempre estará limitado al valor de pico de la tensión de red y la energía no sufre un doble procesamiento (trabajan en paralelo). Sin embargo, el valor de la corriente de pico dependerá de la capacidad del condensador de almacenamiento. Si se utiliza un condensador de almacenamiento grande para soportar pequeños fallos de red el aumentará considerablemente el contenido armónico de la corriente de entrada en esta topología.



**Fig. 1-18. Solución propuesta en [1.48]**

#### 1.4.2.2 Circuitos basados en “bombas de carga”.

Este tipo de soluciones, es mencionada por aparecer en la bibliografía con “nombre propio”. Sin embargo, es fácil comprobar que este tipo de convertidores puede incluirse en el siguiente apartado. Como se vio en 1.3, controlando dos parámetros diferentes (por ejemplo ciclo de trabajo y frecuencia) algunos circuitos con salidas auxiliares (normalmente resonantes) podían trabajar como emuladores de resistencia. Sin embargo, si sólo se controla un parámetro (dejando la frecuencia constante) estas salidas resonantes se comportarán como convertidores con impedancia de salida elevada [1.31].

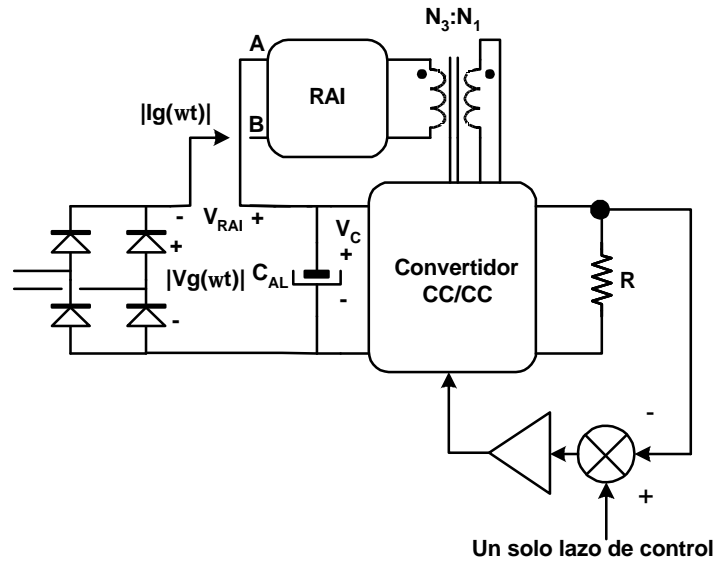


Fig. 1-19. Esquema general de las soluciones basadas en salidas de alta impedancia.

### 1.4.2.3 Circuitos basados en salidas de alta impedancia.

Este tipo de circuitos ha sido presentado, no como una solución a los problemas de las etapas integradas, sino como una nueva familia de convertidores para la limitación de armónicos de corriente en baja frecuencia.

La filosofía de funcionamiento de este tipo de corrector de armónicos es bien sencilla. Si al conectar directamente el puente rectificador con el condensador de almacenamiento, la corriente de entrada presenta pulsos muy estrechos (tanto más cuanto más grande sea el condensador), al colocar un elemento de alta impedancia entre ambos podrá limitarse el valor de pico de esta corriente.

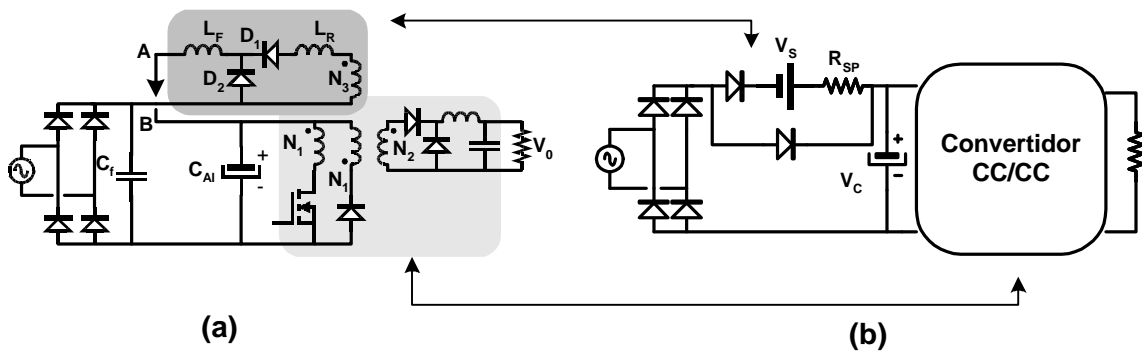
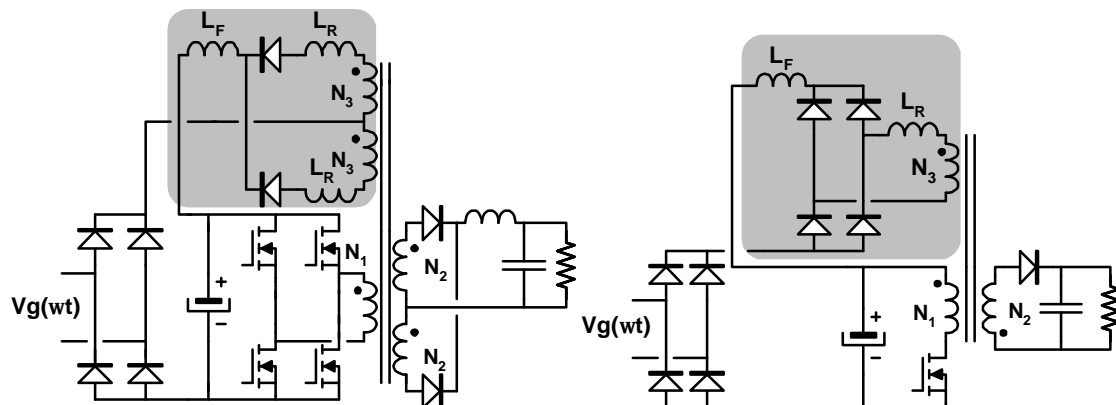


Fig. 1-20. Convertidor con salidas retrasadas (a) y su simplificación (b).

De las soluciones basadas en salidas de alta impedancia, son especialmente interesantes aquellas donde la salida auxiliar trabaja en MCC [1.44][1.45][1.46]. Estas topologías están basadas en salidas "retrasadas" [1.47] y presentan dos grandes ventajas: pequeño estrés de corriente y fácil diseño. Esta última ventaja se consigue al utilizar como equivalente de la salida retrasada una fuente de tensión en serie con una "resistencia sin pérdidas" (Fig. 1-20 y Fig. 1-21, [1.45][1.44][1.47]).

Mediante el valor de la fuente de tensión se controlará el tiempo de conducción de los diodos de entrada y mediante la “resistencia sin pérdidas” el valor de pico de la corriente. Este método de diseño se explicará en próximos apartados.



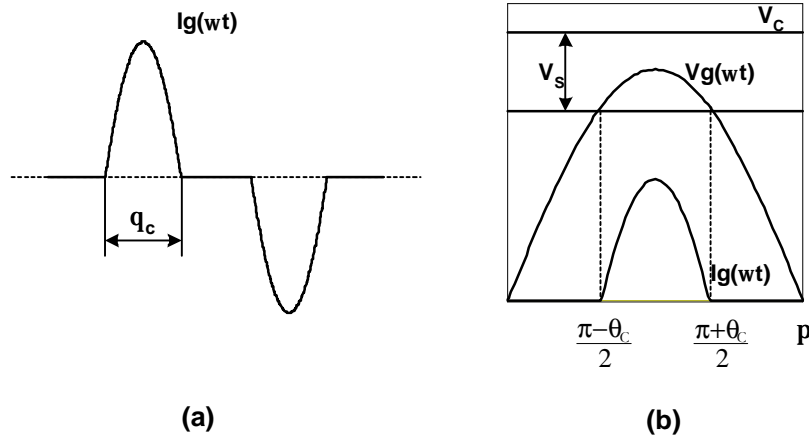
**Fig. 1-21. Convertidores basados en salidas retrasadas de onda completa.**

La elección de diferentes componentes como Redes de Alta Impedancia (RAI) dará lugar a diferentes convertidores. Podrán ser utilizados como RAI: resistencias (para potencias pequeñas), bobinas (Soluciones pasivas), entradas y salidas de convertidores (siempre cumpliendo la condición de alta impedancia). De todas las posibilidades planteadas, las más utilizadas son las basadas en salidas auxiliares (Fig. 1-19) debido a su sencillez (no son necesarios interruptores auxiliares).

Puede demostrarse mediante transformaciones topológicas [1.47] que muchas de las topologías deducidas como etapas integradas modificadas, pueden ser obtenidas partiendo del planteamiento de salidas de alta impedancia. *Este hecho, permitirá realizar en este trabajo, un estudio generalizado de las soluciones activas de contenido armónico limitado basado en las características de las salidas utilizadas, permitiendo comparar las diferentes topologías y optimizar los componentes utilizados.*

## 1.5 Diseño de RAA utilizando el modelo “Resistencia sin pérdidas”.

Las salidas con alta impedancia resaltadas en Fig. 1-20(a) y Fig. 1-21 pueden ser sustituidas, a efectos de cálculo, por una fuente de tensión con una resistencia “sin pérdidas” en serie (Fig. 1-20 (b)). En estas condiciones y considerando la tensión en el condensador de almacenamiento ( $V_C$ ) constante, la corriente de entrada tiene la forma que muestra la Fig. 1-22 (a). Cuando la tensión de entrada ( $V_g(\omega t)$ ) es menor que  $V_C - V_S$  (donde  $V_C$  es la tensión en el condensador de almacenamiento y  $V_S$  la del circuito equivalente), los diodos del puente rectificador están polarizados inversamente, por lo que la corriente por la entrada es nula (Fig. 1-22 (b)).



**Fig. 1-22. (a) Corriente de entrada a un RAA con salidas de alta impedancia. (b) Obtención del ángulo de conducción de la misma.**

Cuando la tensión instantánea a la entrada supere dicho valor ( $V_c - V_s$ ), los diodos del puente rectificador quedarán polarizados directamente, por lo que habrá circulación de corriente por la entrada. El valor de esta corriente puede ser calculado mediante (1.3).

$$I_g(\omega t) = \frac{V_g(\omega t) + V_s - V_c}{R_{SP}} \quad (1.3)$$

De acuerdo con (1.3) la corriente de entrada responderá parcialmente a una ley senoidal si la tensión de entrada  $V_g(\omega t)$  es senoidal.

Observando la Fig. 1-22(b) y suponiendo una tensión de entrada senoidal puede calcularse el ángulo de conducción  $\phi_c$  de la corriente mediante (1.4).

$$\phi_c = 2 \cdot \arccos\left(\frac{V_c - V_s}{V_g}\right) \quad (1.4)$$

Una vez obtenida la relación del ángulo de conducción con el resto de los parámetros del circuito, así como la corriente de entrada, podemos abordar el cálculo de la potencia media en un periodo ( $P_g$ ) que está consumiendo el convertidor.

$$P_g = \frac{1}{\pi} \int_{\frac{\pi-\phi_c}{2}}^{\frac{\pi+\phi_c}{2}} V_g(\omega t) \cdot I_g(\omega t) d\omega t \quad (1.5)$$

Sustituyendo (1.3) en (1.5) y suponiendo una evolución senoidal para la tensión de red se obtiene (1.6).

$$P_g = \frac{1}{\pi} \int_{\frac{\pi-\phi_c}{2}}^{\frac{\pi+\phi_c}{2}} V_g \cdot \sin(\omega t) \cdot \frac{V_g \cdot \sin(\omega t) + V_s - V_c}{R_{SP}} d\omega t \quad (1.6)$$

Se puede obtener una expresión para la potencia que sólo dependa del ángulo de conducción, de la tensión de red y de la resistencia sin pérdidas (1.7) que una vez integrada quedará como (1.8).

$$P_g = \frac{V_g^2}{\pi \cdot R_{SP}} \int_{\frac{\pi-\phi_C}{2}}^{\frac{\pi-\phi_C}{2}} \left[ \sin(\omega t)^2 - \cos\left(\frac{\phi_C}{2}\right) \cdot \sin(\omega t) \right] d\omega t \quad (1.7)$$

$$P_g = \frac{V_g^2}{2 \cdot \pi \cdot R_{SP}} (\phi_C - \sin(\phi_C)) \quad (1.8)$$

Los cálculos realizados hasta ahora no dependen de la topología del convertidor CC/CC. Por tanto, es posible calcular la evolución del ángulo de conducción en función de la potencia y de la tensión de entrada, sin tener en cuenta el tipo de convertidor que estamos utilizando.

Para poder realizar estos cálculos es necesario calcular previamente el valor de la Resistencia Sin Pérdidas ( $R_{SP}$ ). El criterio que tenemos que seguir para calcularla es muy claro: debemos obtener un ángulo de conducción tal que nos permita cumplir los requisitos de la norma IEC-61000-3-2.

La norma especifica que la medida de los armónicos debe realizarse a tensión de entrada nominal y ( $V_{gnom}$ ) y a potencia máxima ( $P_{max}$ ), es decir, debemos diseñar el Reductor Activo de Armónicos de forma que, en condiciones de potencia máxima y tensión de entrada nominal, el ángulo de conducción sea suficientemente grande como para que el contenido armónico de esa forma de onda sea inferior al máximo permitido por la norma.

Por tanto, el proceso de diseño pasa por elegir en primer lugar el ángulo de conducción  $\phi_{Cnom}$  que deseamos tener en condiciones de potencia máxima y tensión de entrada nominal, teniendo evidentemente en cuenta que el objetivo es cumplir la norma. Una vez elegido este ángulo, el valor de la Resistencia Sin Pérdidas se puede obtener a partir de

$$R_{SP} = \frac{V_g^2}{2 \cdot \pi \cdot P_{max}} (\phi_{Cnom} - \sin(\phi_{Cnom})) \quad (1.9)$$

Ya tenemos calculado uno de los elementos que se colocan entre el rectificador de entrada y el condensador de almacenamiento. Sólo resta calcular el valor de la fuente de tensión  $V_s$ . Para seleccionar este valor se impondrá una condición de diseño: la tensión en el condensador de almacenamiento a plena carga y mínima tensión de red debe ser igual a la tensión de pico de esta última. En estas condiciones, el ángulo de conducción será máximo ( $\phi_{Cmax}$ ) y diferente al deseado. Por tanto deberá obtenerse el valor de  $V_s$  (que podrá depender del ciclo de trabajo del convertidor CC/CC) que permita que a la tensión mínima de red y plena potencia la tensión en el condensador de almacenamiento sea mínima y que a la vez permita que el ángulo de conducción a tensión nominal sea el necesario para cumplir la norma [1.45][1.46][1.47].

# Bibliografía

- [1.1] R. Redl, P. Tenti y J.D. Van Wyk, "Power Electronics Pollution Effects", IEEE Spectrum, pág. 32-39, 1997.
- [1.2] E. Maset, E. Sanchís, J. Sebastián y E. De la Cruz. "Improved Passive solutions to Meet IEC 1000-3-2 Regulation in Low-Cost Power Supplies". IEEE International Telecommunications Energy Conference, pág. 96-106, 1996.
- [1.3] M. M. Jovanovic y D. E. Crow, "Merits and Limitations of Full-Bridge Rectifier With LC Filter in Meeting IEC 1000-3-2 Harmonic-Limit Specifications", IEEE Transactions on Industry Applications, Vol. 33, nº 2, pág. 551-557. 1997.
- [1.4] R. Redl, "An Economical Single-Phase Passive Power-Factor-Corrected Rectifier: Topology, Operation Extensions, and Design for Compliance", IEEE Applied Power Electronics Conference and Exposition, pág. 454-460, 1998.
- [1.5] F. C. Schwarz, "A time-domain analysis of de power factor for a rectifier filter system with over-and subcritical inductance" . IEEE Transactions on Industrial Electronics and Control Instrumentation, pág. 61-68. 1973,
- [1.6] S. B. Dewan, "Optimum input and output filters for a single-phase rectifier power supply". IEEE Transactions on Industry Applications, 17, pág. 282-288. 1981.
- [1.7] A. W. Kelly, W. F. and Yadusky, "Rectifier design for minimum line current harmonics and maximum power factor". Proceeding of de Applied Power Electronics conference". Baltimore, Maryland, U.S.A. pág. 13-22. 1989.
- [1.8] A. W. Kelly, M. A. Hallouda, Moore, M. D. an Nance, J. L.. "Near-unity power-factor single-phase ac-to-dc converter using a phase controlled rectifier". Proceeding of the Applied Power Electronics Conference". Dallas, U.S.A. pág. 387-392. 1991.
- [1.9] L. H. Dixon, "High Power Factor preregulation for Off-Line Power Supplies", Unitrode Power Supply Design Seminar, pág. 6.1-6.16. 1988.
- [1.10] J. Sebastián, J. A. Cobos, J. M. Lopera y J. Uceda, "The Determination of the Boundaries Between Continuous and Discontinuous Conduction Modes in PWM DC-to-DC Converters Used as Power Factor Preregulators", IEEE Transactions on Power Electronics, vol. 10. nº5, pág. 574-582, 1995.
- [1.11] L. Dixon, "Average Current Mode Control of Switching Power Supplies", Unitrode Power Supply Design Seminar, pág. 5.1-5.14. 1990.

- Unitrode Power Supply Design Seminar, pág. 5.1-5.14. 1990.
- [1.12] J. Sebastián, J. Uceda, J. A. Cobos y J. Arau, "Using SEPIC Topology for Improving Power Factor in Distributed Power Supply Systems", EPE Journal, Vol 3. n° 2, pág. 25-33. 1993.
- [1.13] D. S. L. Simonetti, J. Sebastián, F. S. Dos Reis y J. Uceda, "Design Criteria for Sepic and Cuk Converters as Power Factor Preregulators in Discontinuous Conduction Mode", IEEE International Conference on Industrial Electronics, Control, Instrumentation and Automation, pág. 283-288, 1992.
- [1.14] K. H. Liu y Y. L. Lin, "Current Waveform Distortion in Power Factor Correction Circuits Employing Discontinuous-Mode Boost Converters", IEEE Power Electronics Specialists Conference, pág. 825-829. 1989.
- [1.15] M. Brkovic y S. Cuk, "Input Current Shaper Using Cuk Converter", IEEE International Telecommunications Energy Conference Proceedings, pág. 532-539, 1992.
- [1.16] R. L. Steingerwald, "High Frequency Resonant Transistor DC-DC Converters", IEEE Transactions on Industrial Electronics, Vol. IE-31, pág. 181-191, 1991.
- [1.17] M. J. Schutten, R. L. Steigerwald y M. H. Kheraluwala, "Characteristics of Load Resonant Converters Operated in a High Factor Mode", IEEE Applied Power Electronics Conference, pág. 5-16, 1991.
- [1.18] F. C. Lee, "High-Frequency Quasi-Resonant Converter Technologies", Proceedings of the IEEE, Vol. 76, n° 4, pág. 377-390, Abril 1998.
- [1.19] I. Barbi, S. A. O. Da Silva, "Sinusoidal Line Current Rectification at Unity Power Factor with Boost Quasi-Resonant Converters", IEEE Applied Power Electronics Conference, pág. 553-562, 1990.
- [1.20] J. Sebastián, J. Uceda, J. A. Cobos, J. Arau y F. Aldana, "Improving Power Factor Correction in Distributed Power Supply Systems Using PWM and ZCS QR SEPIC Topologies", IEEE Power Electronics Specialists Conference, pág. 780-791, 1991.
- [1.21] J. Sebastián, J. A. Martínez, M. M. Hernando, J. A. Cobos, y F. Aldana, "Power Factor Correction Using Zero-Current Switched Quasi-Resonant Converters With voltage Follower and Multiplier Approach Control", EPE Journal. Vol. 6, n° 3-4, pág. 46-53, Diciembre 1996.
- [1.22] G. C. Hua, C. S. Leu y F. C. Lee, "Novel Zero-Voltage Transition PWM Converter", IEEE Power Electronics Specialists Conference, pág. 55-61, 1992.
- [1.23] Y. Jiang, G. C. Hua, E. Yang y F. C. Lee., "Soft-Switching of IGBT's with the Help of MOSFET's", VPEC Seminar Proceeding, pág. 77-84, 1992.
- [1.24] L. H. Mweene, C. A. Wright y M. F. Schlecht "A 1kW 500 kHz Front-End Converter for a Distributed Power Supply System", IEEE Transactions on Power

Electronics, Vol. 6, nº 3, pág. 408-418, Julio 1991.

- [1.25] R. Redl, N. O. Sokal y L. Balogh, "A novel Soft-Switching Full-Bridge DC/DC Converter: Analysis, Design Considerations, and Experimental Results at 1.5kW, 100kHz", IEEE Transactions on Power Electronics, Vol, 6, nº 3, pág. 389-407, Julio 1991.
- [1.26] R. Redl, L. Balogh y N. O. Sokal, "A New Family of Single-Stage Isolated Power-Factor Correctors with Fast Regulation of the Output Voltage", IEEE Power Electronics Specialists Conference, pág. 1137-1144, 1994.
- [1.27] I. Takahashi y R. Y. Igarashi, "A Switching Power Supply of 99%Power Factor by the Dither Rectifier", IEEE International Telecommunications Energy Conference, pág. 714-719, 1991.
- [1.28] M. Madigan M., R. Erickson y E. Ismail, "Integrated High Quality Rectifier-Regulators", IEEE Power Electronics Specialists Conference, pág. 1043-1051, 1992.
- [1.29] K. Schenk y S. Cuk, "A Single-Switch Single-Stage Active Power Factor Corrector with High Quality Input and Output", IEEE Power Electronics Specialists Conference, pág. 385-391, 1997.
- [1.30] O. K. Nilssen., "Power Factor Correction in Electronic Ballasts", U.S. Patent 5, 001,400, Mar. 19, 1991.
- [1.31] M. H. Kheraluwala, R. L. Steigerwald, R. Gurumoorthy. "A Fast-Response High Power Factor Converter With a Single Power Stage", IEEE Power Electronics Specialists Conference pág. 769-779, 1991.
- [1.32] W. Chen, F. C. Lee y T. Yamauchi, "An Improved "Charge Pump" Electronic Ballast with Low THD an Low Crest Factor", IEEE Applied Power Electronics Conference and Exposition, pág. 622-627, 1996.
- [1.33] J. Qian, F. C. Lee y T. Yamauchi, " Charge Pump High Power Factor Dimming Electronics Ballast", IEEE Power Electronics Specialists Conference, pág. 73-79, 1997.
- [1.34] J. Qian, F. C. Lee y T. Yamauchi, "A Novel Single-Phase Factor Correction Scheme", IEEE Applied Power Electronics Conference and Exposition, pág. 287-292, 1993.
- [1.35] J. Jiang, F. C. Lee, G. Hua y W. Tang, "A Novel Single-Phase Power Factor Correction Scheme", IEEE Applied Power Electronics Conference and Exposition, pág. 287-292, 1993.
- [1.36] Y. Yiang, F. C. Lee, "Single-Stage Single-Phase Parallel Power Factor Correction Scheme", IEEE Power Electronics Specialists Conference, pág. 1145-1151, 1994.
- [1.37] J. Sebastián, P. Villegas, F. Nuño, M. Hernando, "Very Efficient Two-Input DC-to-DC Switching Post-Regulators", IEEE Power Electronics Specialists



- Conference, pág. 874-880, 1996
- [1.38] J. Sebastián, P. Villegas, F. Nuño, O. García y J. Arau, "Improving Dynamic Response of Power Factor Preregulators by Using Two-Input High-Efficient Post-Regulators", IEEE Power Electronics Specialists Conference, pág. 181-1824, 1996.
- [1.39] F. Tai, P. Markowski y E. Whitcomb, "Off-Line Flyback Converter with Input Harmonic Current Correction", IEEE International Telecommunications Energy Conference, pág. 120-124, 1996.
- [1.40] R. Redl, L. Balogh, "Design Considerations for Single-Stage Isolated Power-Factor-Corrected Power Supplies with Fast Regulation of the Output Voltage". IEEE Applied Power Electronics Conference, pág. 454-458. 1995
- [1.41] L. Huber y M. M. Jovanovic, "Single-Stage, Single-Switch, Isolated Power Supply Technique with Input-Current Shaping and Fast Output-Voltage Regulation for Universal Input-Voltage-Range Applications", IEEE Applied Power Electronics Conference and Exposition, pág. 272-280. 1997
- [1.42] L. Huber y M. M. Jovanovic "Design Optimization of Single-Stage, Single-Switch, input-Current Shapers", IEEE Power Electronics Specialists Conference, pág. 519-529. 1997.
- [1.43] J. Qian, Q. Zhao y F. C. Lee, "Single-Stage Single-Switch Power Factor Correction (S<sup>2</sup>PFC) AC/DC Converter with DC Bus Voltage Feedback for Universal Line Applications", IEEE Applied Power Electronics Conference and Exposition, pp. 223-229. 1998.
- [1.43] J. Sebastián, M. M. Hernando, P. Villegas, J. Díaz y A. Fontán, "Input Current Shaper based on the Series Connection of a Voltage Source and A Loss-Free Resistor", IEEE Applied Power Electronics Conference and Exposition, pág. 461-467, 1998. También, IEEE Transactions on Industry Applications, March/April 2001.
- [1.44] J. Sebastián, M. M. Hernando, P. Villegas, J. Díaz y A. Fontán, "A New Input Current Shaping Technique Using Converters Operating in Continuous Conduction Mode", IEEE Power Electronics Specialists Conference, 1997
- [1.45] J. Sebastián, A. Fernández, P. Villegas, M. M. Hernando y M. J. Prieto, "New Topologies of Active Input Current Shapers to Allow AC-to-DC Converters to Comply with the IEC- 1000-3-2". IEEE Power Electronics Specialists Conference, 2000. También, IEEE Transactions on Industry Applications, March/April 2001.
- [1.46] A. Fernández, "Convertidores CA/CC con reductor activo de armónicos basados en el uso de salidas auxiliares retrasadas". Tesis Doctoral, 2000.
- [1.47] Ch. Qiao, K. Smedley, "A Topology Survey of Single-Stage Power Factor Corrector with a Boost Type Input-Current-Shaper". Applied Power Electronics Conference and Exposition, pág. 460-467, 2000.

- [1.48] O. García, J. A. Cobos, P. Alou, R. Prieto and J. Uceda. “A simple single-switch single-stage AC/DC converter with fast output voltage regulation”. Power Electronics Specialists Conference, pág. 111-116, 1999